

RESETS & INTERRUPCIONES

EN EL CPU08



WWW.EDUDEVICES.COM.AR



Curso de Microcontroladores

Familia HC908 Flash de Freescale

Parte II

ING. DANIEL DI LELLA

Resets & Interrupciones

Los Resets inicializan al CPU a un estado conocido !!!!.

Todos los resets son manejados por medio del **System Integration Module (S.I.M)**

- **Tipos de Resets:**

- Power On
- COP
- Illegal Address
- External Pin
- LVI
- Illegal Opcode

Las Interrupciones suspenden el procesamiento normal para que el CPU pueda realizar algunos servicios requeridos !!!!.

- **Fuentes de Interrupciones:**

- IRQ external PIN
- SCI
- TIM
- CGM (PLL)
- IRQ / KBI
- SPI
- ADC
- SWI

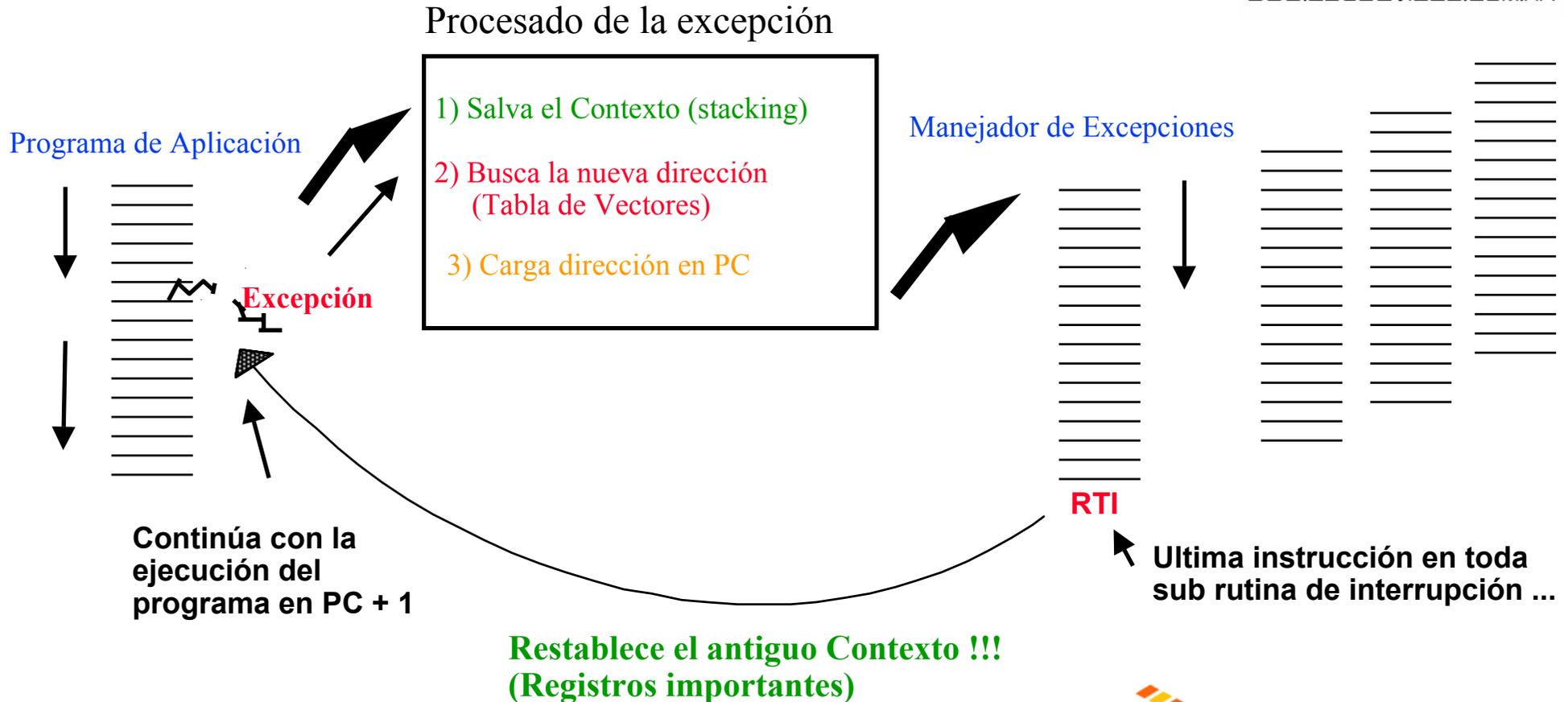


WWW.EDUDEVICES.COM.AR

Procesando Excepciones (Interrupciones)



WWW.EDUDEVICES.COM.AR



Curso de Microcontroladores

Familia HC908 Flash de Freescale

Parte II



ING. DANIEL DI LELLA

Procesando Excepciones

Resets e Interrupciones son excepciones del CPU (al proceso normal) , o sea “rompen” con la secuencialidad normal de la ejecución de un programa.

Determinando que tipo de manejo se requiere, se llama al proceso de excepción.

El procesado de la excepción es manejado a traves de tareas discretas.

- Diferencias para el reconocimiento en el resets y las interrupciones
 - Arbitraje
 - Stacking (apilado)
 - Búsqueda de vectores.



WWW.EDUDEVICES.COM.AR



Procesando Excepciones

- Reconocimiento -

Detección de Reset o Interrupciones pendientes

Resets:

- Es reconocida y ejecutada **inmediatamente** una vez ingresada (no hay sincronismo, es una excepción “imperativa”).

Interrupciones:

- Es reconocida durante el último ciclo de la instrucción corriente
 - Al menos que ingrese durante el último ciclo
 - Entonces será reconocida durante el último ciclo de la instrucción.
- Actúa después del último ciclo de la instrucción corriente.
- Hay sincronismo.



WWW.EDUDEVICES.COM.AR



Procesando Excepciones

- Arbitraje -

Resets:

Determinación de igual y más alta prioridad

- No hay arbitraje !!

Interrupciones:

- Diferiendo prioridades
 - Mas bajas que los resets
- Realizado por el **SIM**



WWW.EDUDEVICES.COM.AR

Procesando Excepciones

- Stacking (apilado de registros en RAM) -

Salvando la información del CPU....

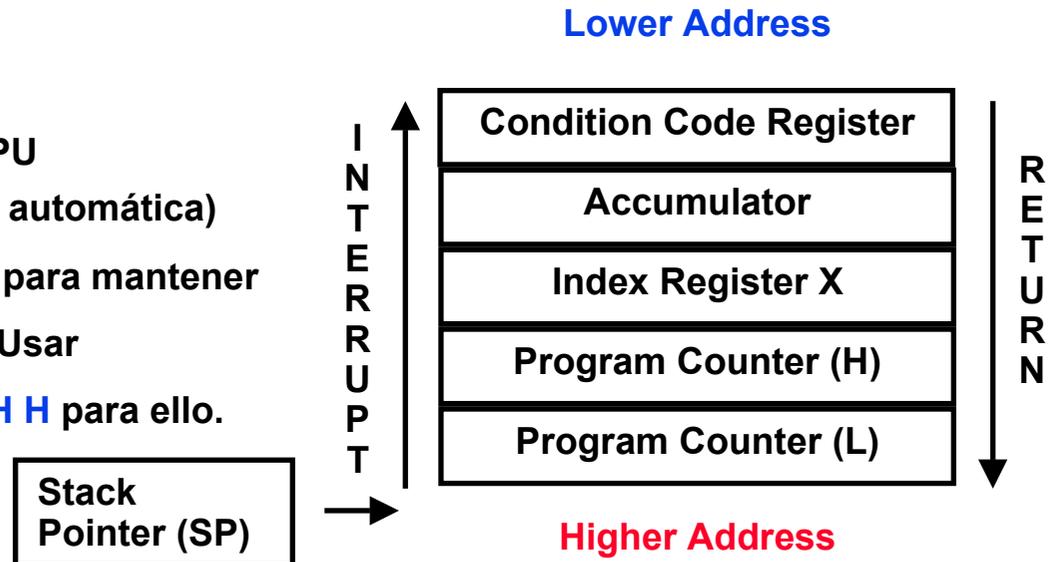
Resets:

- No se realiza stacking (apilado), ya que **no es necesario** salvar registros.
- Se resetea el estado del CPU (a estados conocidos)

Interrupciones:

- Stacks (apila) registros del CPU
 - **PC, X, A, CCR** (en forma automática)
- El registro **"H"** **no es apilado** para mantener compatibilidad con HC705 !!. Usar instrucciones **PULL H & PUSH H** para ello.

MAPA DEL STACK EN RAM (Registros del CPU)



Stacking (apilado de registros en RAM).....

Las familias de MCUs de 8 bits de Freescale (HC705 / HC908 / HC9S08) poseen un manejo muy poderoso de las interrupciones, pudiendo atender decenas de ellas en forma muy flexible y eficiente.

A diferencia de otros microcontroladores, cada vez que se atiende el pedido de una interrupción, el CPU salva el contexto (registros importantes) en forma automática sin intervención del software del usuario y lo guarda (apilado / Stack) en RAM ocupando 5 bytes de la misma (para las interrupciones y 3 bytes para las sub rutinas).

Los MCUs Freescale pueden utilizar TODA el espacio de memoria RAM para almacenar los registros de cada interrupción atendida y en curso, lo que permite manejar una gran cantidad de interrupciones o sub rutinas “anidadas” en forma flexible.

La única precaución a tomar es LIMITAR la cantidad de interrupciones o sub rutinas anidadas evitando que el apilado de registros “pise” espacio de memoria en RAM RESERVADO para las VARIABLES utilizadas en el programa.

Otra característica importante en los MCUs Freescale es que poseen Interrupciones Vectorizadas para cada módulo o periférico en los mismos, otorgandole eficiencia y flexibilidad al armado de rutinas para cada módulo.



WWW.EDUDEVICES.COM.AR

Procesando Excepciones - Búsqueda de Vectores -

RESETS:

Todas usan el mismo vector (igual dirección)

- Puede determinarse la fuente del Reset examinando un registro del **SIM** (**SIM Reset Status Register**) **SRSR**

Interrupciones:

- El Vector depende de la fuente de interrupción !!!



WWW.EDUDEVICES.COM.AR

Curso de Microcontroladores

Familia HC908 Flash de Freescale

Parte II

68HC908GP32 Vector Table

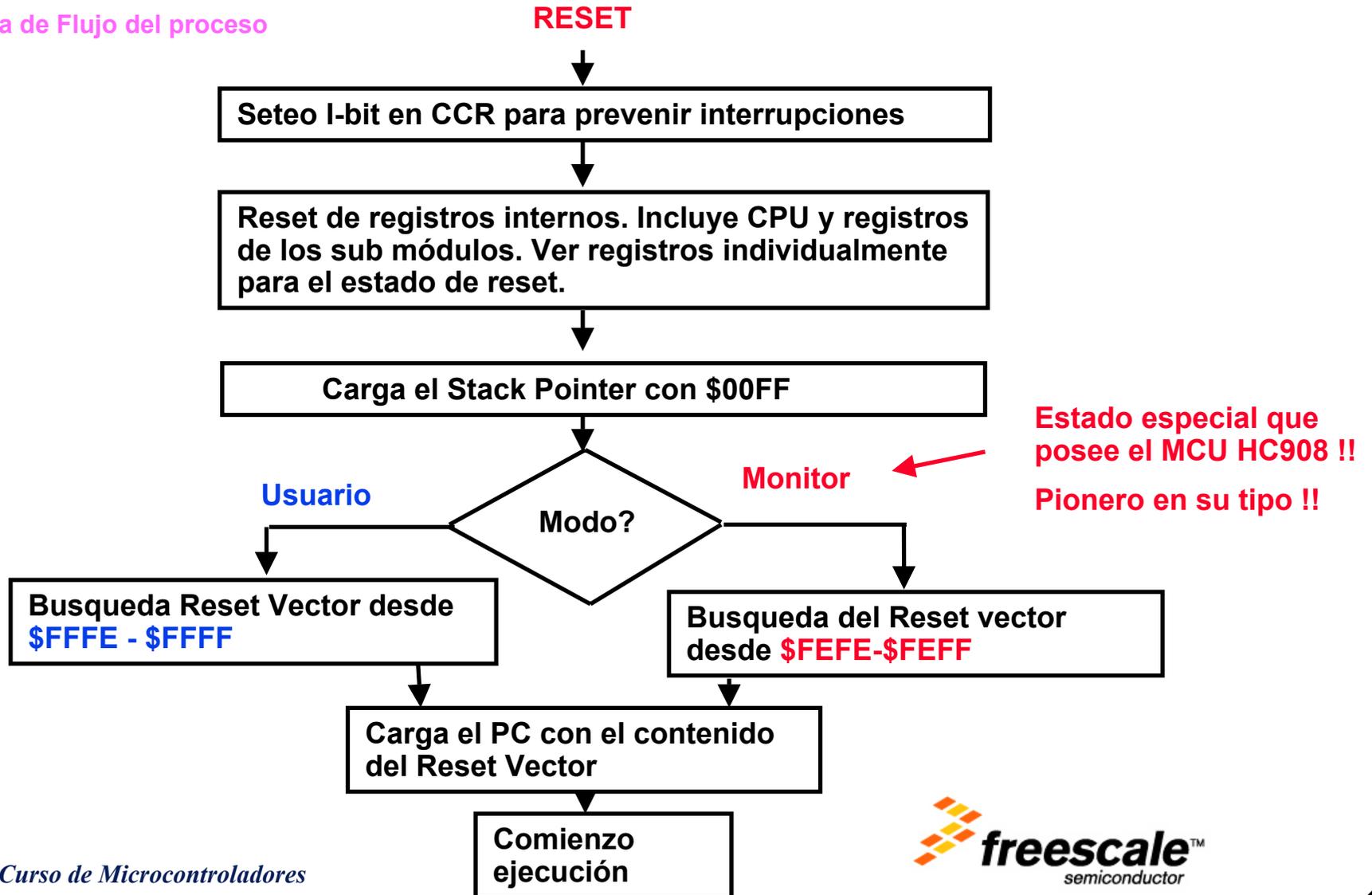
\$FFDC - \$FFDD	Timebase
\$FFDE - \$FFDF	ADC conv. complete
\$FFE0 - \$FFE1	Keyboard pins
\$FFE2 - \$FFE3	SCI Tx Empty /complete
\$FFE4 - \$FFE5	SCI Rx full/idle
\$FFE6 - \$FFE7	SCI Errors
\$FFE8 - \$FFE9	SPI Tx Empty
\$FFEA - \$FFEB	SPI Rx full/over/fault
\$FFEC - \$FFED	TIM2 Overflow
\$FFEE - \$FFEF	TIM2 Channel 1
\$FFF0 - \$FFF1	TIM2 Channel 0
\$FFF2 - \$FFF3	TIM1 overflow
\$FFF4 - \$FFF5	TIM1 Channel 1
\$FFF6 - \$FFF7	TIM1 Channel 0
\$FFF8 - \$FFF9	CGM (PLL)
\$FFFA - \$FFFB	IRQ pin
\$FFFC - \$FFFD	SWI Instruction
\$FFFE - \$FFFF	RESET

Más baja
prioridad !!!

Más alta
prioridad !!!

Procesando el RESET

Diagrama de Flujo del proceso



Procesando la Interrupción

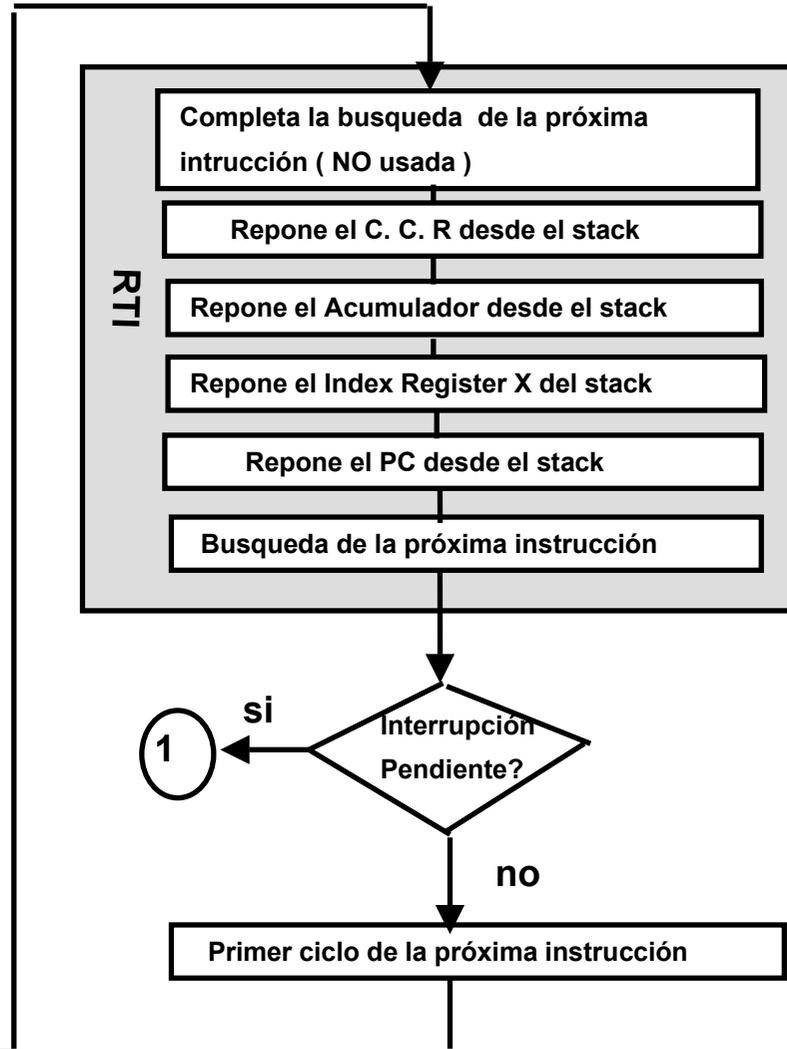
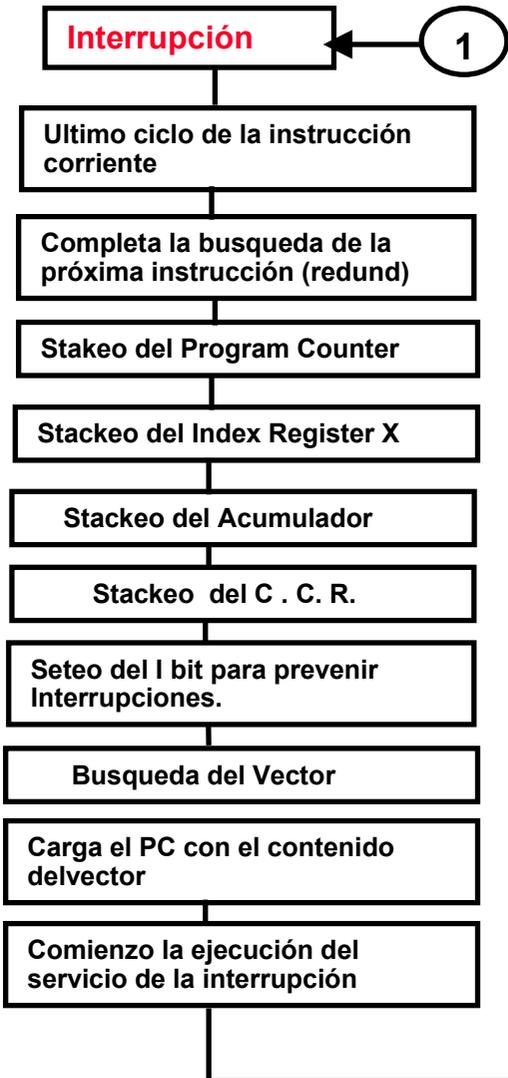


Diagrama de Flujo del proceso

Nota: Index register H no se salva en el stack en forma automática .

El **I-bit** se limpia por la reposición del C.C.R. Desde el stack (al ejecutar la instrucción RTI)



WWW.EDUDEVICES.COM.AR



Enmascaramiento (Masking)

Habilitación / Deshabilitación del procesamiento de excepciones.

Resets:

- **NO puede ser enmascarado (No puede ser impedido!!!.)**

Interrupciones:

- Pueden ser enmascaradas (pueden ser impedidas !!!)
- **I bit** habilita/deshabilita **TODAS** las interrupciones a procesar
- **Mascaras Locales** en periféricos que permiten **enmascarar individualmente** interrupciones.
- **Disparo de Interrupciones Externas por Flanco o por Flanco & Nivel.**

Fin Capítulo 6 !!