



WWW.EDUDEVICES.COM.AR



Analog To Digital Converter Module (ADC)

Curso de Microcontroladores

Familia HC908 Flash de Freescale

Parte II

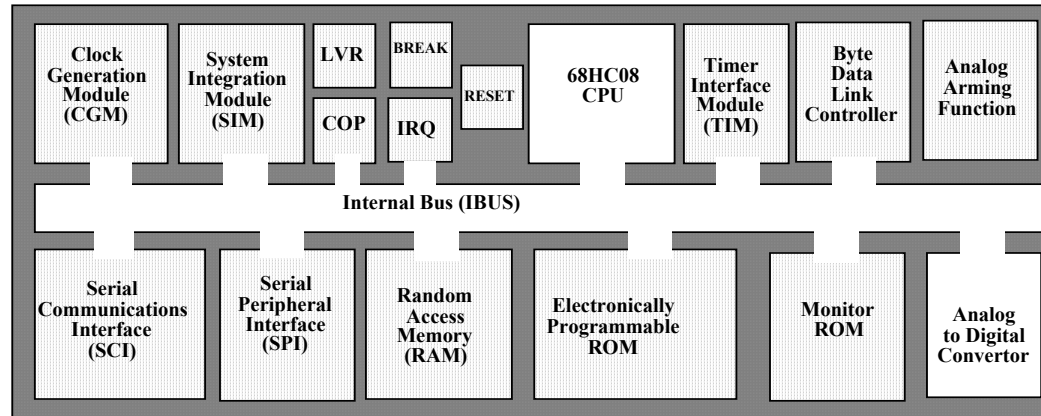


ING. DANIEL DI LELLA

Analog to Digital Convertor Module



WWW.EDUDEVICES.COM.AR



- 8 / 10 / 12 Canales con entrada Multiplexada (un ADC y varios canales)
- Conversión por Aproximación Sucesiva Lineal
- Resolución de 8 bits ó 10 bits (línea MR, SR, QTA/QYA, AP, QB, JL16, etc.)
- Conversión Simple o Continua
- “Conversion Complete Flag”(indicación) o “Conversion Complete Interrupt” (interrupción)
- Clock seleccionable del ADC (por medio de un prescaler)

Señales del ADC

Ejemplo: HC908GP32

ADC de 8 bits / 8 Canales

Señales I/O : 8 I/O pins (**port B**) compartidos con el conversor A/D.

ADC Analog Power Pin (**V_{DDA}**)

ADC Analog Ground Pin (**V_{SSA}**)

ADC Voltage Reference Pin (**V_{DDAREF}**)

Tensión de referencia separada **V_{REFH}**

ADC Voltage Reference High Pin (**V_{REFH}**)

ADC Voltage Reference Low Pin (**V_{LOW}**)

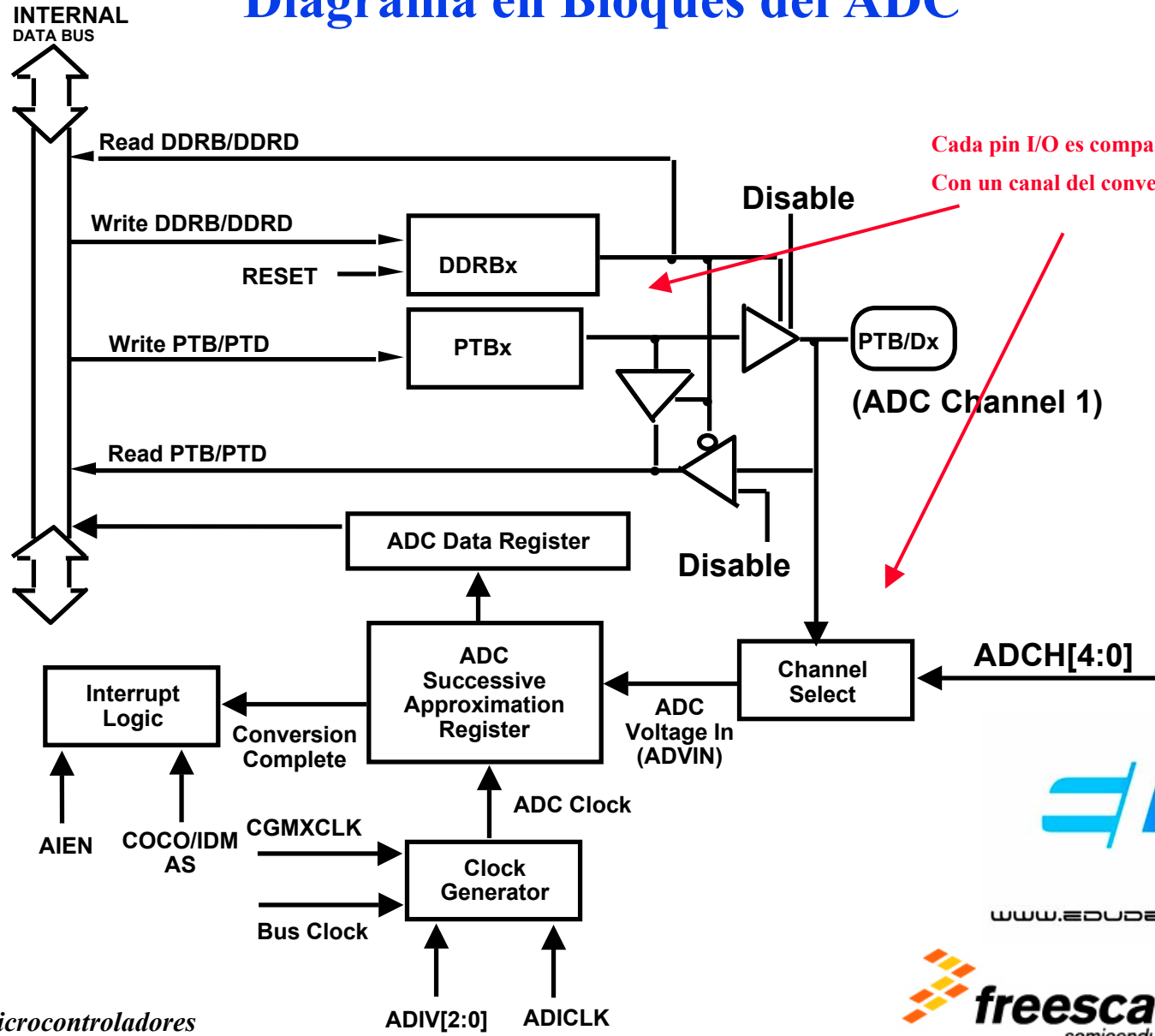
ADC Voltage In (**ADVIN**)

Señal de tensión de entrada desde uno de los ocho canales A/D



WWW.EDUDEVICES.COM.AR

Diagrama en Bloques del ADC



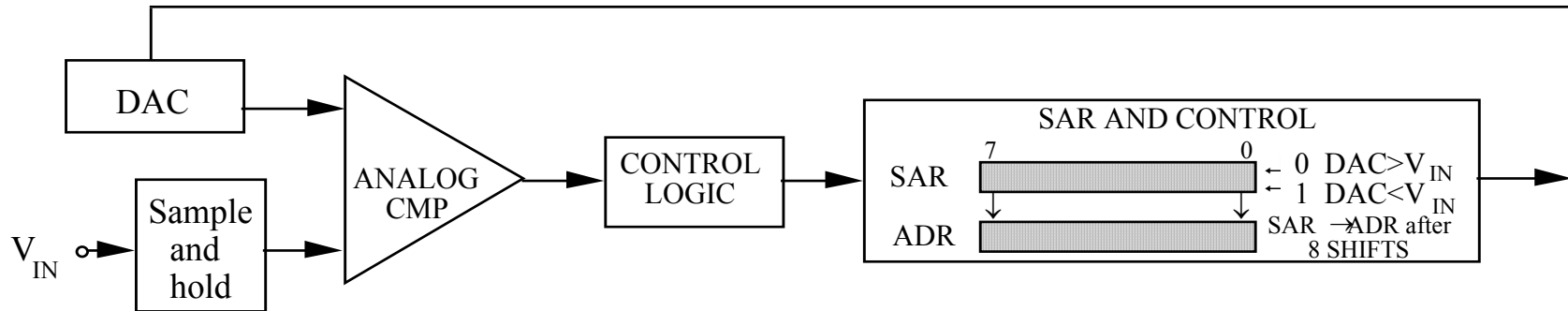
Cada pin I/O es compartido
Con un canal del conversor A/D



WWW.EDUDEVICES.COM.AR



Metodo por Aproximación Sucesiva



SAR → SUCCESSIVE APPROXIMATIONS RESULT

SUCCESSIVE APPROXIMATIONS ALGORITHM IN PSEUDO-CODE:

ADR()

```

    { FOR (m = 7 ; m > 0 ; -- m)                /* 8 TIMES THROUGH LOOP */
      { SAR = SAR << 1 ;                          /* SAR SHIFTED LEFT ONE TIME */
        IF ( DAC > VIN )
          SAR = SAR & 0XFE;                       /* SAR LSB = 0 IF VIN < DAC */
        ELSE
          SAR = SAR | 0X01;                       /* SAR LSB = 1 IF VIN >= DAC */
      }
    }
    RETURN (SAR)
  }
```



WWW.EDUDEVICES.COM.AR

Curso de Microcontroladores

Familia HC908 Flash de Freescale

Parte II

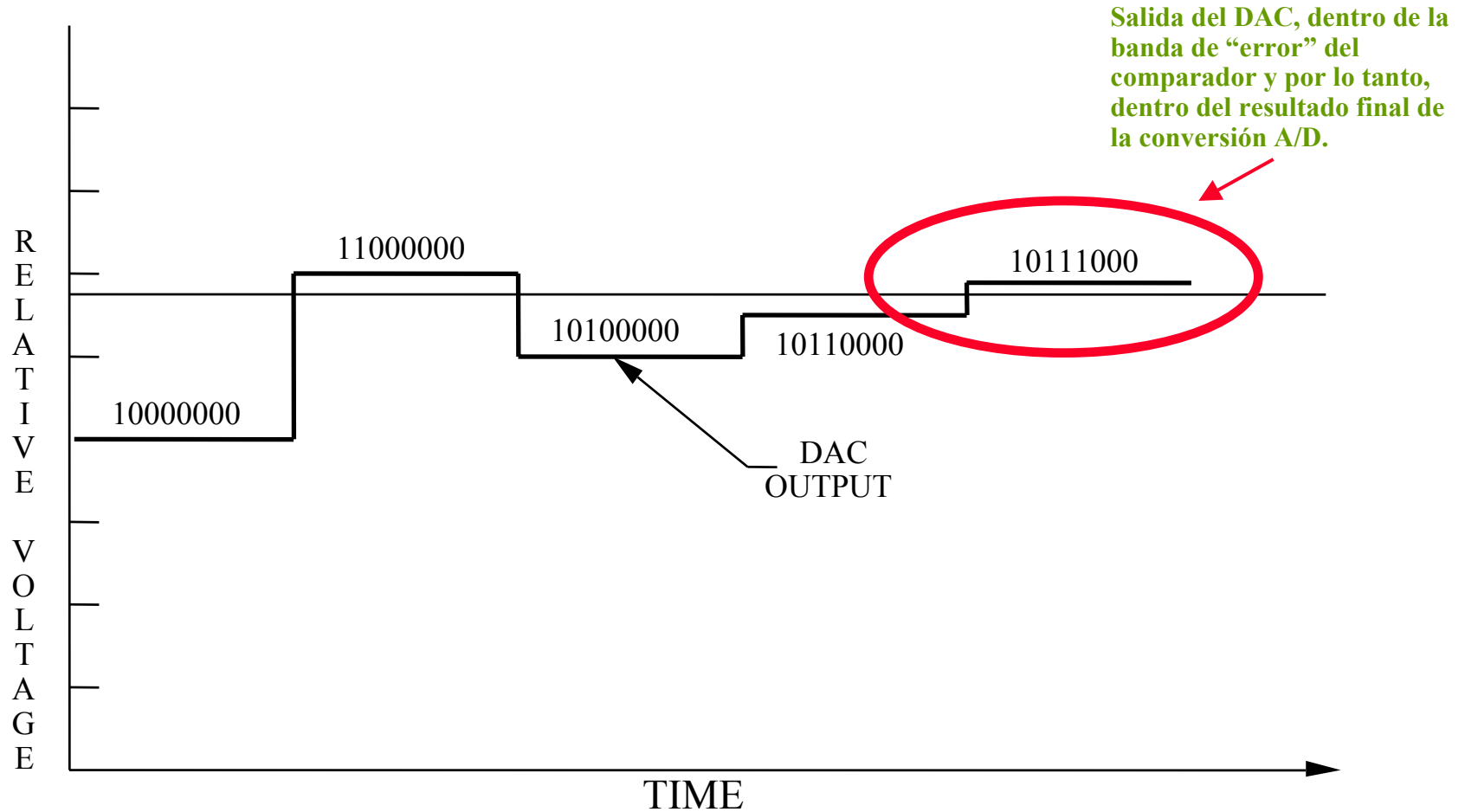


ING. DANIEL DI LELLA



WWW.EDUDEVICES.COM.AR

Conversión A/D por el Metodo de Aproximación Sucesiva



Registros ADC

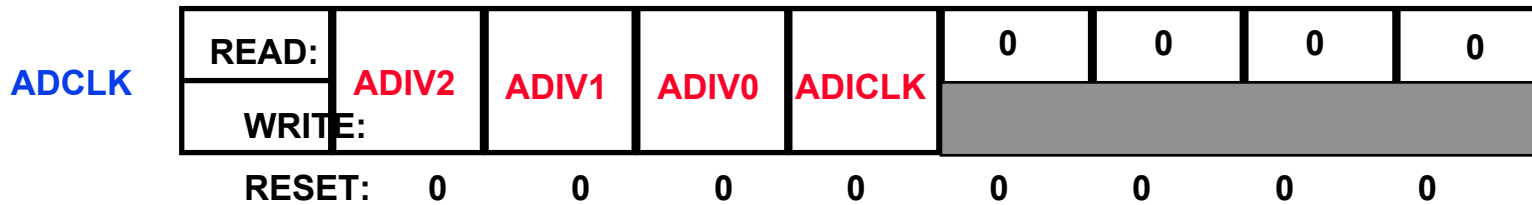
Tres registros de control y monitor del ADC :

- ADC status and control register (ADSCR)
- ADC data register (ADR)
- ADC clock register (ADCLK)



WWW.EDUDEVICES.COM.AR

ADC Clock



ADC Clock Register (ADCLK)

- **ADC Clock Prescaler Bits (ADIV2:ADIV0)**
 - Selección del divisor usado por el ADC para generar el clock interno del ADC

ADIV2	ADIV1	ADIV0	ADC Clock Rate
0	0	0	ADC Input clock /1
0	0	1	ADC Input clock /2
0	1	0	ADC Input clock /4
0	1	1	ADC Input clock /8
1	X	X	ADC Input clock /16
X = Don't Care			

- **ADC Input Clock Select (ADICLK)**
 - Selección del bus clock o CGMXCLK como fuente de entrada de clock
 - 1 = Internal bus clock
 - 0 = External clock (CGMXCLK)

Nota: El Internal ADC Clock no debe exceder de 1MHz



WWW.EDUDEVICES.COM.AR



ADC Status and Control

ADSCR	READ:	COCO	AEIN	ADCO	ADCH4	ADCH3	ADCH2	ADCH1	ADCH0
	WRITE:								
	RESET:	0	0	0	1	1	1	1	1

ADC Status and Control Register (ADSCR)

- Conversion Complete (COCO)

- Seteado cuando la conversión está completa
- Limpiado cuando el ADC Status and Control Register es escrito o cuando el ADC Data Register es leído.

1 = Conversión completa (AEIN=0)

0 = Conversión no completa (AEIN=0)/CPU Interrupt (AEIN=1)

- ADC Interrupt Enable(AEIN)

- Interrupción en el fin de la conversión ADC
- 1 = Interrupción habilitada ADC
- 0 = Interrupción deshabilitada ADC

- ADC Continuous Conversion (ADCO)

- 1 = Conversión continua del ADC
- 0 = Una sola conversión ADC

- ADC Channel Select Bits (ADCH[4:0])

- Selecciona una de los ocho canales A/D
- Si todos los bits están seteados a “1” el subsistema ADC es apagado.



Selección del canal ADC

ADCH4	ADCH3	ADCH2	ADCH1	ADCH0	Input Select
0	0	0	0	0	ATD0, PTB0
0	0	0	0	1	ATD1, PTB1
0	0	0	1	0	ATD2, PTB2
0	0	0	1	1	ATD3, PTB3
0	0	1	0	0	ATD4, PTB4
0	0	1	0	1	ATD5, PTB5
0	0	1	1	0	ATD6, PTB6
0	0	1	1	1	ATD7, PTB7
0	1	0	0	0	No usado
0	1	0	0	1	
0	1	0	1	0	
0	1	0	1	1	
0	1	1	0	0	
0	1	1	0	1	
0	1	1	1	0	Unused *
0	1	1	1	1	Unused *
1	0	0	0	0	Unused *
1	0	0	0	1	Unused *
1	0	0	1	0	Unused *
1	0	0	1	1	Unused *
1	0	1	0	0	Unused *
1	0	1	0	1	Unused *
1	0	1	1	0	Unused *
1	0	1	1	1	Unused *
1	1	0	0	0	Unused *
1	1	0	0	1	Unused *
1	1	0	1	0	Unused *
1	1	0	1	1	RESERVED **
1	1	1	0	0	2*V _{REFC}
1	1	1	0	1	V _{REFC}
1	1	1	1	0	2*V _{REFL}
1	1	1	1	1	[ADC power off]



WWW.EDUDEVICES.COM.AR

Curso de Microcontroladores

Familia HC908 Flash de Freescale

Parte II

ING. DANIEL DI LELLA

Resultado Conversión A/D

ADR	READ:	AD7	AD6	AD5	AD4	AD3	AD2	AD1	AD0
	WRITE:								
	RESET:	X	X	X	X	X	X	X	X

- ADC Data Register (ADR)

- Contiene el resultado de la conversión en 8-bits (para resolución de 10 Bits en registro es doble (ADRHI / ADRLO))
- Se actualiza cada vez que la conversión A/D se completa



WWW.EDUDEVICES.COM.AR

PROGRAMA "DEMO" DE USO DEL CONVERTOR A/D

```
*****
* Curso en la WEB de Microcontroladores HC908 FLASH de Freescale      *
*                                                                    *
* PROGRAMA DEMO DE USO DEL MODULO CONVERTOR A/D EN LOS HC908        *
* EJEMPLO PARA UN MC68HC908JK3                                       *
*                                                                    *
* EduDevices.com.ar    DICIEMBRE 2001                                *
*                                                                    *
* ESTE PROGRAMA LEE EL DATO EN EL ADR (REGISTRO DE DATOS DEL A/D) POR *
* EL METODO DE CONVERSION CONTINUA (USANDO EL "COCO" FLAG), Y LO MUESTRA *
* POR EL PORTB POR MEDIO DE LEDS O SIMILAR                            *
*                                                                    *
*****
```

```
RAMStart    EQU    $0080
RomStart    EQU    $F600    ; Valido para JL3, JK3, JK1
VectorStart EQU    $FFDE
```

```
$Include 'jl3regs.inc'    ; Para MCU 68HC908JL3, 68HC908JK3, 68HC908JK1
```



WWW.EDUDEVICES.COM.AR

```

        org RomStart          ; Inicio de rutina de uso del ADC

Start:  mov #$00,PTB          ; Pone a 0 las salidas del Port B
        mov #$ff,DDRB        ; Configura como salida al Port B
        mov #$00,DDRD        ; Configura como entrada al Port D
        mov #$02,PDCR        ; Habilita el PullUp del PTD7
        mov #$29,ADSCR       ; Habilita canal 9 en modo conversión continua
        mov #$80,ADCLK       ; Prescaler del ADC Clk para conseguir 1 Mhz

Loop:   brclr 7,ADSCR,loop    ; Espera confirmación del COCO
        lda ADR              ; Leer registro de salida del ADC
        brset 7,PTD,jump     ; Salta si PTD7 no esta configurado (seteado) como p/ salida leds
        coma                ; Complementa (invierte) el dato para el uso de leds c/ anodo común
jump:   sta PTB              ; Coloca el dato de la conversión en el Port B (con o sin inversión)
        bra loop            ; Comienza un nuevo muestreo

```



```
*****
* VECTORES - *
*          DESPUES DEL RESET. *
*****
```

```
org VectorStart
```

```
dw Start      ; ADC Conversion Complete Vector
dw Start      ; Keyboard Vector
dw Start      ; (No Vector Assigned $FFE2-$FFE3)
dw Start      ; (No Vector Assigned $FFE4-$FFE5)
dw Start      ; (No Vector Assigned $FFE6-$FFE7)
dw Start      ; (No Vector Assigned $FFE8-$FFE9)
dw Start      ; (No Vector Assigned $FFEA-$FFEB)
dw Start      ; (No Vector Assigned $FFEC-$FFED)
dw Start      ; (No Vector Assigned $FFEE-$FFEF)
dw Start      ; (No Vector Assigned $FFF0-$FFF1)
dw Start      ; TIM1 Overflow Vector
dw Start      ; TIM1 Channel 1 Vector
dw Start      ; TIM1 Channel 0 Vector
dw Start      ; (No Vector Assigned $FFF8-$FFF9)
dw Start      ; ~IRQ1
dw Start      ; SWI Vector
dw Start      ; Reset Vector
```



WWW.EDUDEVICES.COM.AR

EQUATES DE REGISTROS DEL JL3/JK3/JK1 (jl3regs.inc)

```
*****
* EQUATES DE REGISTROS I/O, ETC DE LOS MCU's 68HC908JL3, 68HC908JK3, *
* 68HC908JK1 *
*****
```

```
PTA EQU $0000 ; Ports and data direction
```

```
PORTA EQU $0000
```

```
PTB EQU $0001
```

```
PORTB EQU $0001
```

```
PTD EQU $0003
```

```
PORTD EQU $0003
```

```
DDRA EQU $0004
```

```
DDRB EQU $0005
```

```
DDRD EQU $0007
```

```
PDCR EQU $000A
```

```
PTAPUE EQU $000D
```

```
INTKBSR EQU $001A ; IRQ & Keyboard
```

```
KBSCR EQU $001A
```

```
INTKBIER EQU $001B
```

```
KBIER EQU $001B
```



WWW.EDUDEVICES.COM.AR

Curso de Microcontroladores

Familia HC908 Flash de Freescale

Parte II

ING. DANIEL DI LELLA

```

INTSCR    EQU $001D

CONFIG1 EQU $001F    ; System configuration register
CONFIG2 EQU $001E    ; System configuration register

TSC      EQU $0020    ; Timer
TCNTH EQU $0021
TCNTL EQU $0022
TMODH EQU $0023
TMODL EQU $0024
TSC0 EQU $0025
TCH0H EQU $0026
TCH0L EQU $0027
TSC1 EQU $0028
TCH1H EQU $0029
TCH1L EQU $002A

ADSCR EQU $003C    ; ADC Converter
ADR    EQU $003D
ADCLK EQU $003E

BSR EQU $FE00    ; SIM Module
RSR EQU $FE01
BFCR EQU $FE03

```




```
FLCR EQU $FE08      ; Flash control
FLBPR EQU $FE09
FLTCCR EQU $FE0A

BRKH EQU $FE0C      ; Break control
BRKL EQU $FE0D
BSCR EQU $FE0E

INT1 EQU $FE04      ; Interrupt Status
INT2 EQU $FE05
INT3 EQU $FE06

COPCTL EQU $FFFF    ; COP control register
```

FIN CAPITULO 15 !!



WWW.EDUDEVICES.COM.AR

