

Comentario Técnico

# ***“PLD\_POD”...***

## ***...Programador Universal de FPGA – ALTERA.***



Por: Ing. Roberto Simone  
Ingeniero de aplicaciones de sistemas dedicados  
[robertosimone@arnet.com.ar](mailto:robertosimone@arnet.com.ar)  
[sopORTE@edudevices.com.ar](mailto:sopORTE@edudevices.com.ar)

El “PLD\_POD” es el primero en una familia de productos de Edudevices relacionados con los FPGA. En este caso se trata de un programador para dispositivos de la firma ALTERA, compatible con el USB Blaster, que comercializa esta compañía. En este artículo describiremos las características del “PLD\_POD” y en próximas apariciones introduciremos nuevos productos.

## Programadores de la firma ALTERA

Desde hace años ALTERA cuenta con varias herramientas programadoras:

- **ByteBlaster MV**
- **ByteBlaster II**
- **Ethernet Blaster**
- **USB Blaster**

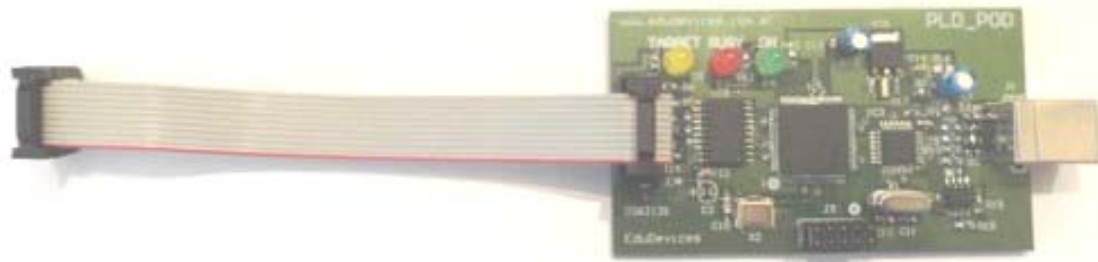
El “**USB Blaster**” es la herramienta por excelencia debido a su conexión USB. Eso le permitió sobrevivir al resto de los programadores. Tengamos en cuenta que los **ByteBlaster** utilizan el puerto paralelo para comunicarse con la PC, interface obsoleta para muchas máquinas, ni que hablar en las notebooks. Por otro lado, la conexión por red del **EthernetBlaster**, no lo puso entre las herramientas **mas populares, ni sencillas, ni económicas**.

De hecho, los programadores originales de ALTERA **no se destacan por su bajo costo. Como alternativa existen clones, totalmente compatibles con el USB Blaster original, a un costo mas accesible. Una verdad a medias, si se le suman gastos de envío, impuestos, etc.**

El panorama es mas desalentador en el mundo de los **programadores no compatibles**. Ellos **no están integrados** al entorno de desarrollo *Quartus II* sino que requieren correr un programa externo para cargar la configuración al FPGA. **Muchos de ellos solo soportan la interface JTAG que como veremos no permite la programación de los dispositivos de configuración no volátiles.**

## El programador “PLD\_POD”.

Este programador **es totalmente compatible con el USB-Blaster**. Además es de **fabricación local, y su costo es 4 veces menor.**



Sus principales características son:

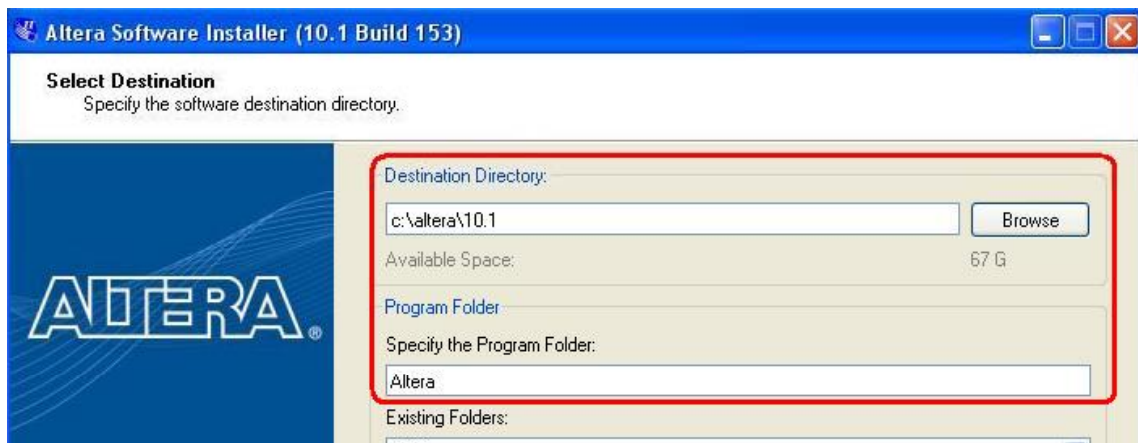
- **Conector de USB A-B estándar.**
- **Conector IDC para programar FPGA y otros dispositivos.**
- **Tres LEDs indicadores.**

Las funciones de estos últimos son:

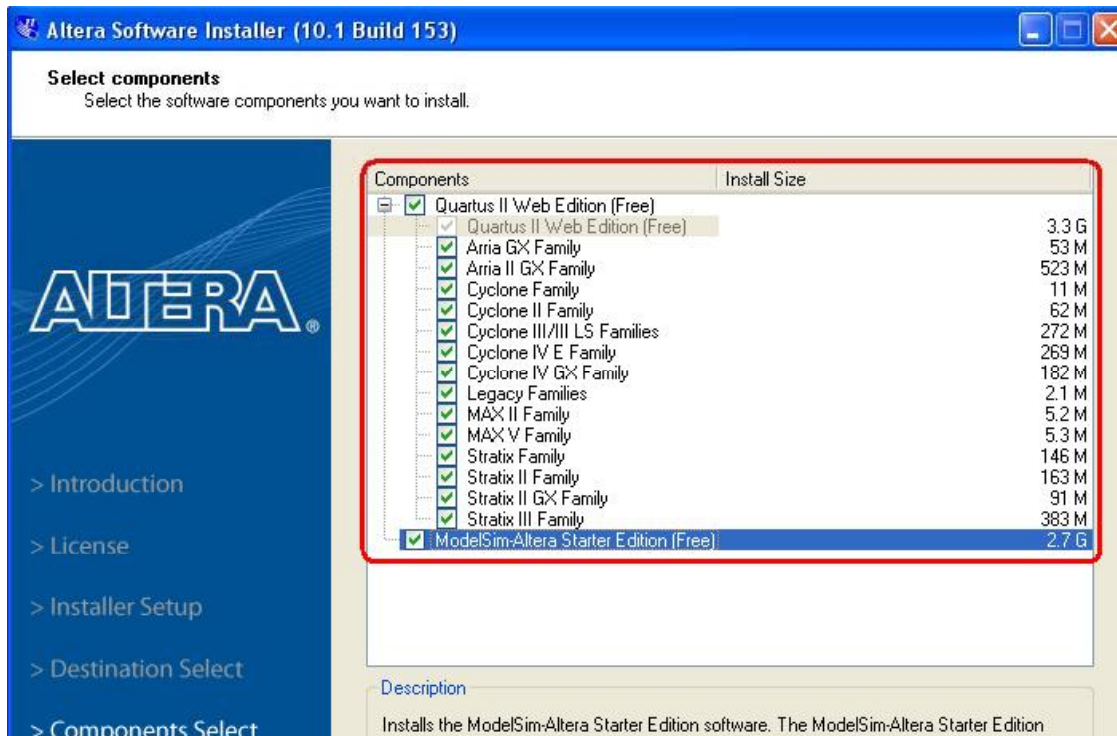
- **LED verde:** Se enciende cuando el **PLD\_POD** está alimentado desde el puerto USB.
- **LED rojo:** Se enciende mientras el **PLD\_POD** este comunicándose con un FPGA.
- **LED amarillo:** Se enciende cuando el **PLD\_POD** detecta alimentación en la placa de aplicación.

## Instalación del entorno de trabajo “Quartus II”

Antes de proceder a conectar el **PLD POD** por primera vez recomendamos tener instalado el software **Quartus II**. De las muchas versiones de este software preferimos la **10.1** que permite trabajar con la mayor cantidad de familias y subfamilias de dispositivos **ALTERA**. Dentro de los DVD de cortesía que acompañan el programador disponemos los archivos instaladores del Quartus. Explicar su instalación paso por paso es tedioso. Mencionaremos solo los puntos destacables.



Es recomendable mantener la estructura de directorios que nos propone para instalarlo.



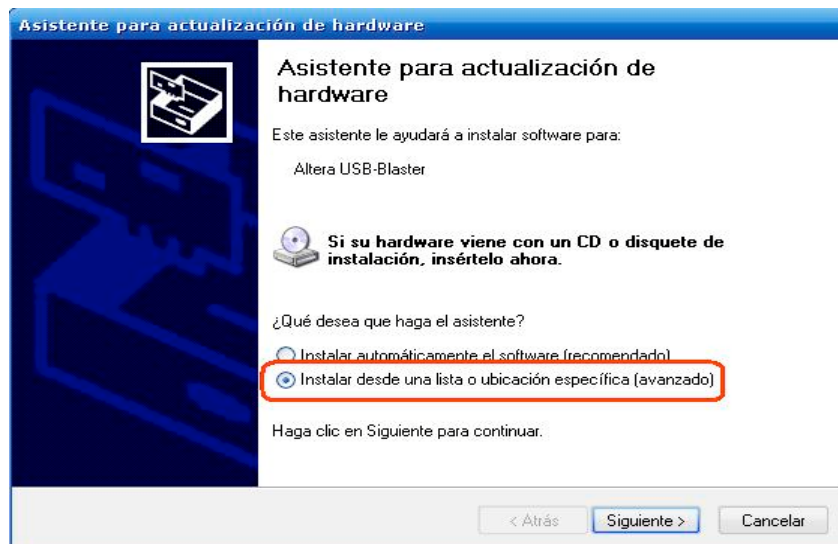
También recomendamos instalar todas las familias y subfamilias disponibles en esta versión, así como un software de simulación llamado **ModelSim** (en versión gratuita solo para dispositivos ALTERA).

Habrán notado nuestros lectores que estamos en un sistema operativo **“Windows XP”**. El **Quartus** también puede correr en otras versiones de Windows con los dolores de cabeza de cada caso. También es posible instalarlo en plataformas **Linux**.

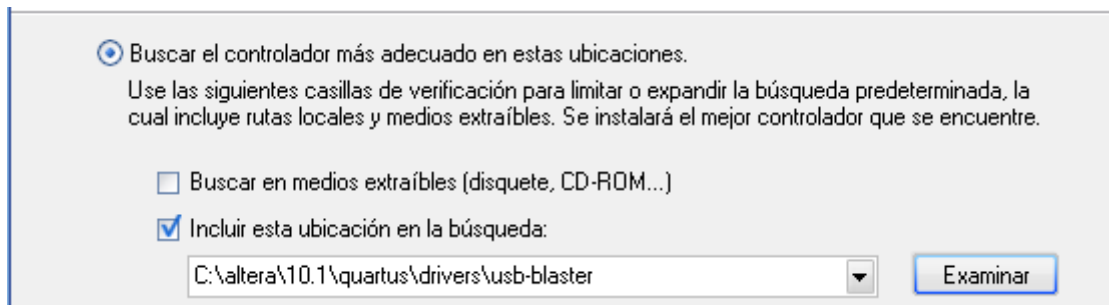
Existen **2 versiones del Quartus II**. La versión paga, **Subscription Edition**, cuesta **US\$ 3000 anuales**, pero como hasta ahora nadie se ha quejado de las prestaciones de la **versión gratuita, Web Edition**, la incluimos en DVD como parte del **PLD\_POD**.

### **Instalación de los drivers...**

Si el **Quartus II** está correctamente instalado, en la ruta que sugerimos, podemos conectar por primera vez el **PLD\_POD** a un puerto USB de nuestra computadora. Nos aparecerán las típicas pantallas para cargar un **device driver**. Debemos tener en cuenta 2 cosas. La primera es optar por instalarlo desde una ubicación específica:



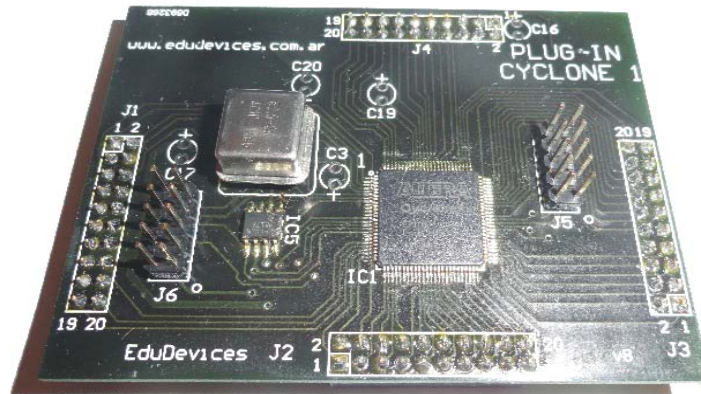
y damos la siguiente ruta donde está el driver:



Con ello la instalación deberá completarse sin contratiempos.

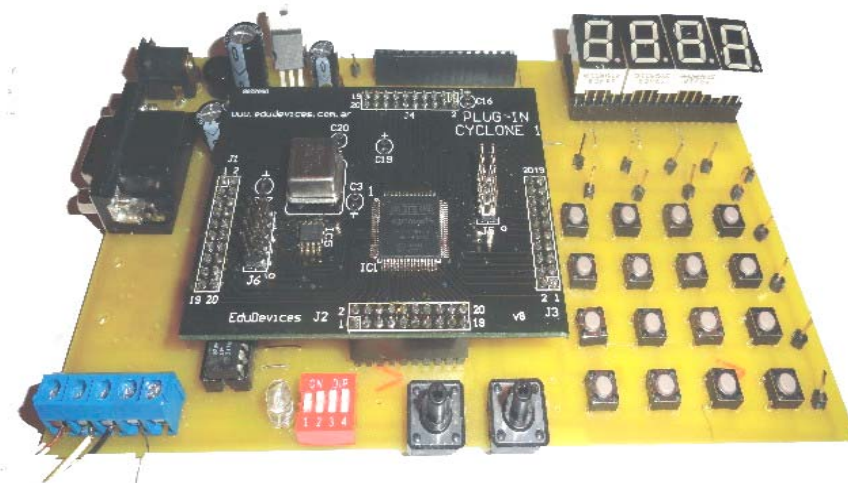
## Ejemplo de uso – Interfaces JTAG y Active Serial

Nada mejor que un ejemplo para explicarles el uso del programador. En este caso programaremos un **FPGA Cyclone 1 EP1C3T100C8** que es parte de una plaqueta desmontable para experimentación (“**PLUGIN\_CYCLONE 1**”) de la que hablaremos en próximas publicaciones:



Poco podemos hacer solo con esta plaqueta que debe recibir alimentación y no contiene periféricos (solo conectores con los pines de E/S disponibles).

Para ello la montamos sobre un kit de experimentación (“[FPGA\\_T\\_Kit](#)”) del que no nos faltará ocasión de hablar sobre sus características.



Como ejemplo de uso del **PLD\_POD** cargaremos en el FPGA un circuito que hará destellar un LED sobre la plaqueta. Un ejemplo para primerizos en el universo de los sistemas dedicados. Para ello abriremos un proyecto desde el **Quartus** que implementa este destellador, de cuyo código no nos ocuparemos:

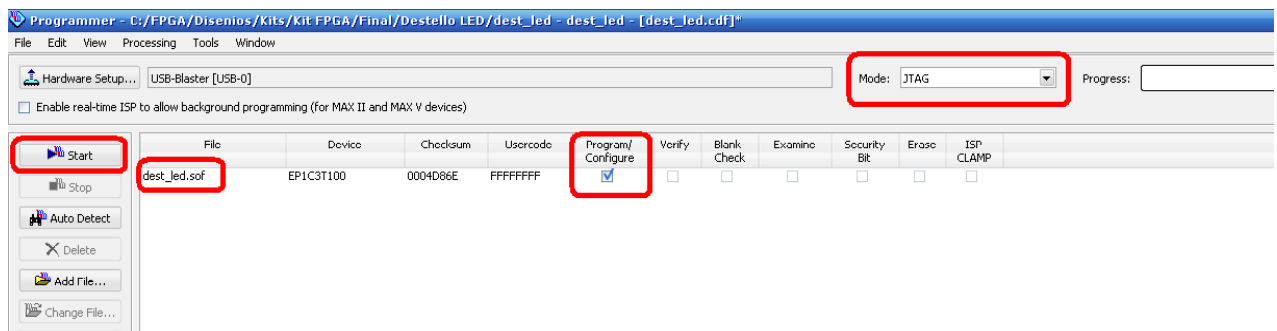
El botón con la flecha de play (resaltado en rojo) sintetiza el diseño, el cual se completará con éxito. Todo está listo para configurar el FPGA. Los dispositivos de **ALTERA** cuentan con varios esquemas para recibir su configuración, de las cuales nos ocuparemos de aquellas que se hacen a través del **PLD\_POD**, a saber:

- **Interface JTAG**
- **Active Serial Configuration**

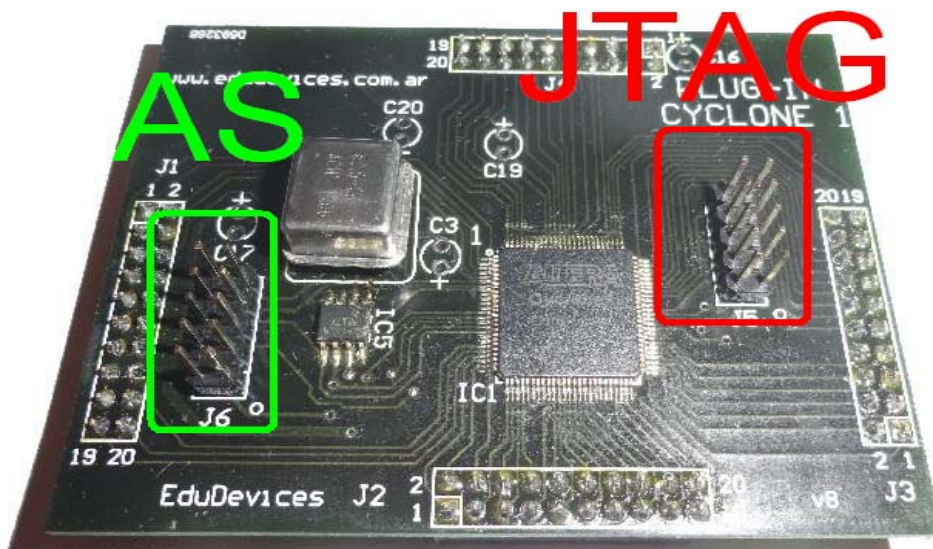
El primer esquema carga la configuración directamente en el FPGA, es decir dentro de las LUTs (Look-Up Tables) y programa su interconexión. Tanto las LUT como los elementos de interconexión son del tipo RAM (volátiles) por lo que **al retirar la alimentación al FPGA el circuito que programamos se pierde**.

Para el proceso de desarrollo esto es aceptable pero en una aplicación definitiva **necesitaremos una memoria no volátil** desde la cual el FPGA pueda recibir su configuración después del encendido. Algo semejante a un booteo. La **Active Serial Configuration nos permite programar la memoria no volátil mediante el "PLD\_POD"**.

Haciendo cliq en el botón de programación (resaltado en verde) comenzamos la configuración, en uno u otro modo. Surgirá la pantalla:



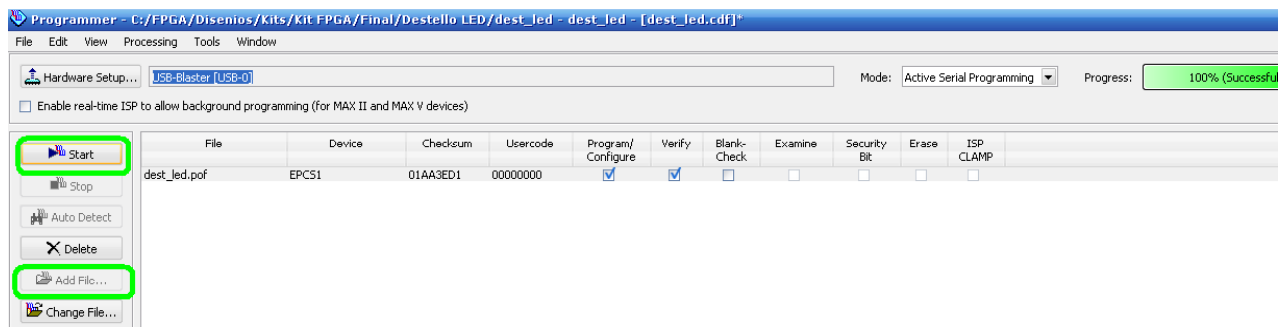
En la zona superior quedó seleccionada por default la modalidad JTAG. El archivo correspondiente tiene la extensión **SOB** (dest\_led.sof). Antes de hacer cliq en el botón Start debemos conectar el cable de programación al conector adecuado del kit de FPGA. La siguiente foto nos brinda los detalles necesarios:



**Los círculos en la serigrafía de la plaqueta indican el pin número 1 del conector que debe corresponde con el pin 1 del cable plano de programación** (el cable plano es gris y el que corresponde al pin 1 tiene color rojo).

**Todos los FPGA de ALTERA deben estar alimentados para poder ser programados. Ni el PLD\_POD, ni el USB-Blaster o sus clones suministran alimentación al FPGA.** Aclarado este punto, alimentamos el kit y hacemos cliq en el botón Start, la configuración se hace sin problemas y el LED empieza a destellar.

Para lograr una configuración no volátil debe pasarse a la modalidad Active Serial. Lo conseguimos desplegando la lista Mode, donde decía JTAG. En esa lista escogemos Active Serial. El software nos recriminará que un archivo con la **extensión sof** no es el apropiado para esta operación. Lo apropiado es un archivo con extensión **POF** que fue generado durante la síntesis. Haciendo cliq en el botón Add File podemos seleccionarlo y completar el procedimiento (no olvidemos cambiar de conector):



## A modo de conclusión

Mas allá que hallamos utilizado un kit de entrenamiento para este ejemplo, los conceptos son generales y se aplicarán también para una plaqueta de aplicación cualquiera. Ella también **deberá tener 2 conectores**, ya que **los FPGA disponen 2 grupos de pines diferentes para el modo JTAG y el Active Serial**. No hay muchos mas secretos respecto al uso del **PLD\_POD**.

En próximos artículos hablaremos de los kits de FPGA propiamente dichos y luego abordaremos las técnicas de diseño y las muchas sutilezas que encierran.

**Solicite mayor información en:**

**EduDevices – [www.edudevices.com.ar](http://www.edudevices.com.ar)**

**e-mail: [info@edudevices.com.ar](mailto:info@edudevices.com.ar)**

**e-mail: [soporte@edudevices.com.ar](mailto:soporte@edudevices.com.ar)**